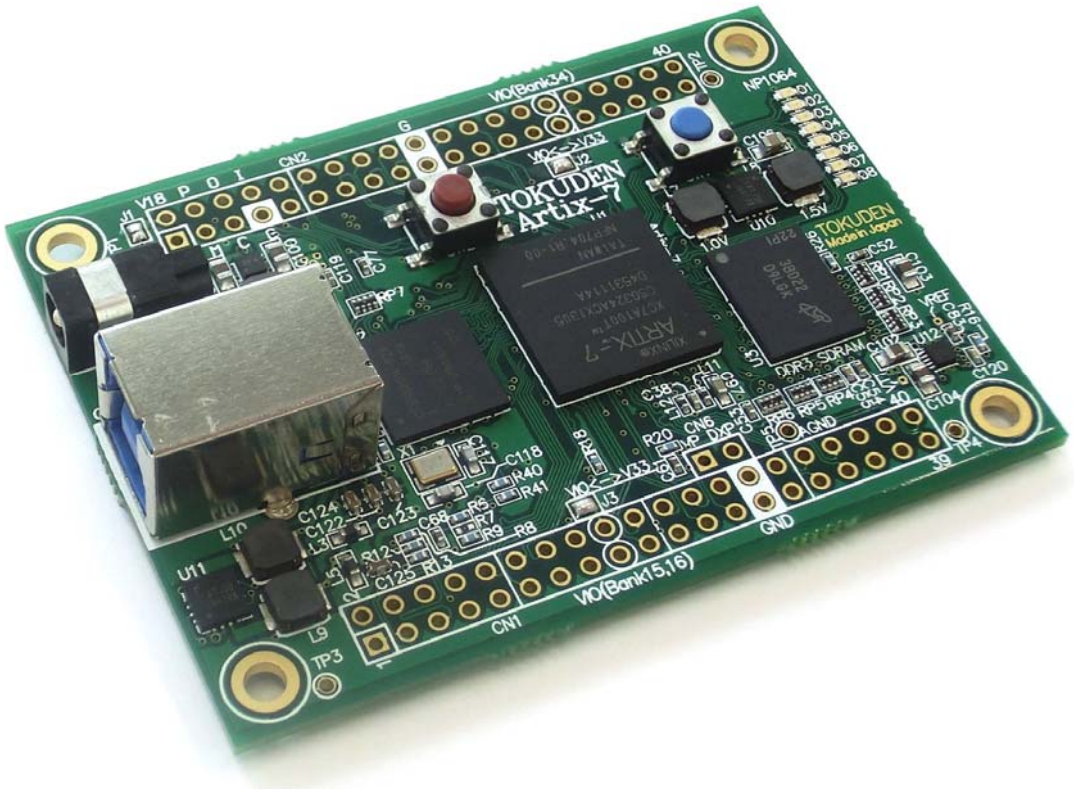
特電 Artix-7 評価ボード
(TKDN-ART7-BRD)

ハードウェアマニュアル



第一版

平成 25 年 7 月 10 日

特殊電子回路株式会社

重要　必ずお読みください

本製品を安全にお使いいただくために、以下に示す注意事項を必ずお守りください。万が一、誤った使い方をされますと、お客様のターゲットボードの破損、怪我、火災の原因となるおそれがあります。

1．通電状態の機器に触れる際には、破損や感電、怪我などに十分ご注意ください。
2．本製品を誤った方向に差し込むと、ハードウェアが破損することがあります。また、本製品の挿抜は必ず電源断の状態で行ってください。
3．本製品に強い振動や衝撃、熱を与えないで下さい。
4．万が一、異常を感じた場合は速やかに電源を OFF にし状況を確認してください。

本製品は、教育や試作など FPGA の動作検証目的などを想定して作られており、この装置を使用した結果は一切保証できません。本製品はお客様機器の研究・開発・評価・教育用としてのみご使用ください。

また、書面による事前の許諾なしに次に掲げるハイリスク用途に使用することはできません。

1．人命に関わる機器
2．医療機器
3．誤動作により、人体、財産または自然環境に影響を及ぼす可能性のある機器
4．誤動作により、火災の発生を起こさせる可能性のある機器
5．航空・宇宙機器およびナビゲーションシステム
6．兵器システムあるいは軍事目的の機器を製造または製造の支援をするための機器
7．原子力関連機器
8．電動工具
9．その他、デバイスの誤動作やデータの消失によって、何らかの損害を被る場合や何らかの問題が生じる装置

©Copyright 2013 特殊電子回路㈱ All rights reserved.

目次

はじめに 3
第 1 章　概要 4
　1．1　概要 4
　1．2　特徴 4
　1．3　動作環境 5
第 2 章　セットアップ 6
　2．1　コネクタの取り付け 6
　2．2　電源の供給方法 6
　2．3　ジャンパの設定 7
第 3 章　FPGA のコンフィギュレーション 8
　3．1　コンフィギュレーションの方法 8
　3．2　外部の JTAG ケーブルを使用する方法 9
　3．3　コンフィギュレーションのリセット 9
第 4 章　DDR3-SDRAM 10
第 5 章　各種コネクタ・I/O の仕様 11
　5．1　コネクタ CN1　（40 ピン拡張コネクタ） 11
　5．2　コネクタ CN2　（40 ピン拡張コネクタ） 12
　5．3　LED、スイッチ、水晶発振器 13
　5．4　コネクタのピン配置 13
第 6 章　その他の事項 14
　6．1　電源構成 14
　6．2　基板レイアウト 15
　6．3　サポート 15

©Copyright 2013 特殊電子回路㈱ All rights reserved.

はじめに

このたびは特電 Artix-7 評価ボードをお買い上げいただきまして誠にありがとうございます。本製品を用いると、XILINX の最新 FPGA である Artix-7 を利用したオリジナル制御装置を簡単に開発することができます。

ご注意

1．本書の内容および製品の仕様は、改良のため将来予告無しに変更することがありますので、ご了承願います。
2．本書の内容については万全を期して作成しておりますが、万一お気づきの点がございましたらご連絡いただければ幸いです。
3．本製品の運用の結果につきましては、前項にかかわらず当社は責任を負いかねますので、ご了承願います。

付属品

本製品の梱包物は以下のとおりです。

- 特電 Artix-7 評価ボード本体　1 個
- 付属部品
  - 40 ピン・ピンヘッダ　　2 個
  - USB 3.0 対応ケーブル　　1 本
  - 極性統一 AC アダプタ　　1 個

また、本評価ボード上の FPGA を JTAG コンフィギュレーションするには、別途, MITOUJTAG と Pocket JTAG Cable のセットや、XILINX 製 Platform USB ケーブルが必要です。

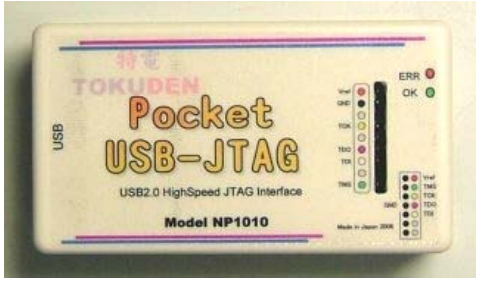


写真 1　Pocket JTAG Cable
特殊電子回路製 USB-JTAG ケーブル

写真 2　Platform Cable USB
XILINX 製 USB-JTAG ケーブル

USB 経由で FPGA への書き込みは、本マニュアル執筆時点では開発中のためまだご利用いただけません。いましばらくお待ちください。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第１章　概要

１．１　概要

特電 Artix-7 評価ボード (以下、本製品と略す)は、XILINX の最新 FPGA である Artix-7 を手軽に評価するための評価ボードです。

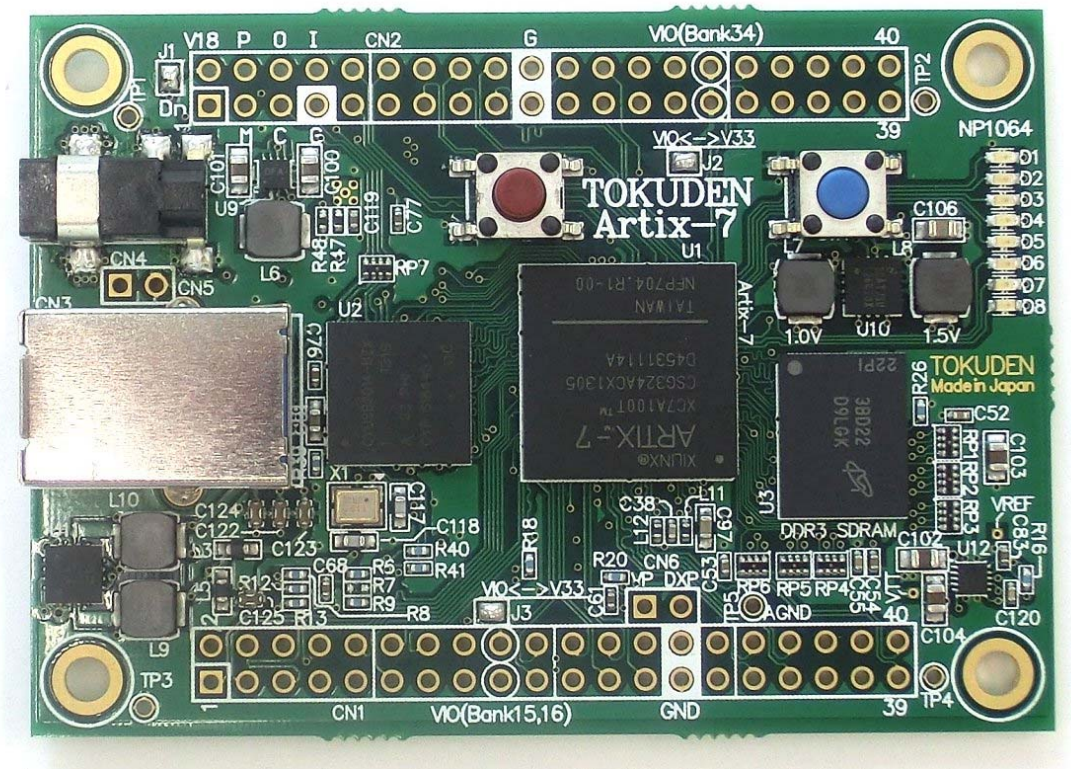


写真３　基板外観

１．２　特徴

本製品は、以下の特徴を備えています。

- 大規模 FPGA を搭載
  - ・XILINX　Artix-7　XC7A100T-2CSG324　（オプションで-1,-3 グレード）
    101,440 ロジックセル、DSP48 スライス 240
    18kB ブロック RAM 270 個（4,860kB）
- Micron 社製 大容量 DDR3 SDRAM を搭載
  2Gbit（256M ワード 8 ビット幅、8 バンク構成）。最高動作速度 1066MHz。
- Cypress Semiconductor 社製 EZ-USB FX3（CYUSB3014）搭載
  - ・IN 方向 最大実効転送速度 約 320MBytes/秒
  - ・OUT 方向 最大実効転送速度 約 360MBytes/秒
    ※使用する PC のスペックにより速度は変動します

©Copyright 2013 特殊電子回路㈱ All rights reserved.

- 拡張が容易な 2.54mm ピッチ ピンヘッダに 64 本の I/O を出力
- I/O 電圧は変更可能
- オンボードの SPI ROM から FPGA コンフィギュレーションが可能
  Micron 社製 SPI フラッシュメモリ N25Q128A 搭載（容量：128Mbit）
  FPGA のコンフィギュレーションデータ(約 32Mbit)のほか、ユーザデータの格納(96Mbit)にも使用可能 (※入手状況により、他社のメモリ IC が搭載されることもあります)
- オンボードの LED 表示器とプッシュスイッチ
- オンボードの水晶発振器（50MHz・±50ppm 精度）

１．３ 動作環境

本製品をご利用いただくためのパソコンの条件は以下のとおりです。

表１ 本製品の動作環境

項目	条件
パソコン本体	PC/AT 互換機 論理合成を行う場合、ISE14.5 以降がインストールされていることが必要
OS	Windows2000/XP/Vista/7/8 (32bit 版または 64bit 版)
CPU	Intel Core-i5 以上（推奨）

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第２章　セットアップ

２．１　コネクタの取り付け

本製品には、付属品として、以下のコネクタが付属しています。

- 40 ピン・ピンヘッダ　　2 個　・・・　CN1,CN2 用

これらのコネクタは必要に応じて実装してください。

２．２　電源の供給方法

本ボードは、以下の 4 つのいずれかの方法で電源を供給します。

① USB から給電する方法

基板上のジャンパ J4 をショートすると、USB から給電するモードになります。
この給電ラインには定格 900mA のリセッタブル・ヒューズが挿入されていますが、過電圧保護素子(NXP361)の最大電流が 600mA であるため、USB 経由での最大消費電流は 600mA です。

② AC アダプタから給電する方法

DC ジャック(CN4)に極性統一 AC アダプタを接続して給電することができます。この場合、最大 2A 程度の電源容量となります。
USB の 5V と AC アダプタの 5V の間にはダイオードが挿入されているので、AC アダプタを使用する場合でも USB に逆電流が流れ込むことはありません。

③ ピンヘッダから 5V を給電する方法

DC ジャック(CN4)の横にあるピンヘッダ（CN5）から、5V を供給することができます。この方法の特徴は②の AC アダプタによる方法と同じです。

④ 3.3V を供給する方法

40 ピン・ピンヘッダ（CN1-17 番ピン、CN1-18 番ピン、CN1-29 番ピン、CN1-30 番ピン）から 3.3V を供給することができます。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

2．3　ジャンパの設定

本ボードには以下の 4 箇所のジャンパがあります。

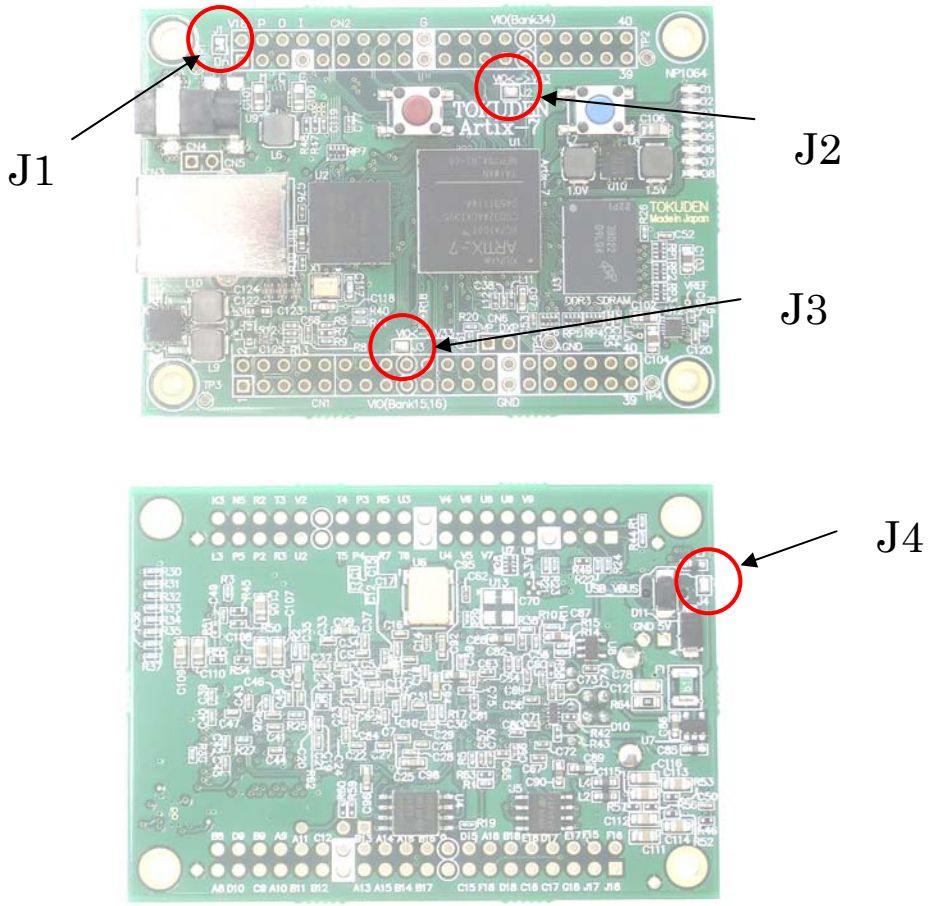


写真４　ジャンパの場所

表２　ジャンパの説明

番号	機能
J1	ショートすると、CN2 の 2 番ピンが 1.8V の電源ラインに接続され、XILINX Platform USB ケーブルを接続する際の電源供給端子として使えるようになります。（デフォルトショート）
J2	ショートすると、CN2 の I/O 電源が 3.3V 電源に接続されます。**CN2 の VIO 端子に I/O 電圧を供給しない場合は必ず接続してください。**（デフォルトショート）
J3	ショートすると、CN1 の I/O 電源が 3.3V 電源に接続されます。**CN1 の VIO 端子に I/O 電圧を供給しない場合は必ず接続してください。**（デフォルトショート）
J4	USB からの電源供給を行います。（デフォルトショート）

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第 3 章　FPGA のコンフィギュレーション

３．１　コンフィギュレーションの方法

FPGA は揮発性（電源 OFF でデータが消去される）のため、何らかの方法でコンフィギュレーションを行わなければなりません。

FPGA をコンフィギュレーションするには、2 つの方法があります。

ひとつは FPGA に直接コンフィギュレーションする方法で、もうひとつは基板上のシリアルフラッシュ ROM にコンフィギュレーション・データを書き込んでおく方法です。これらの方法の特徴を表 3 に示します。

表３　コンフィギュレーションの方法

特徴	FPGA 直接書き込み	シリアル ROM
揮発性/不揮発性	揮発性	不揮発性
書き込み時間	短い（15 秒程度）	長い（3 分程度）
書き込みツール	・当社 MITOUJTAG ・XILINX iMPACT	当社 MITOUJTAG ※XILINX iMPACT でも可
用途	試作を繰り返す場合	スタンドアローンで運用する場合

コンフィギュレーション・データをシリアル ROM に書き込む場合は、電源 ON で即動作可能になります。本ボードを利用した機器をスタンドアローンで運用する場合に適しています。しかし、シリアル ROM の書き込み時間は長いため、試作を繰り返すような場合には適していません。

FPGA に直接書き込む方法は、書き込み時間も短く、試作を繰り返す場合に適しています。しかし、この場合は電源が OFF になると FPGA のデータも消去されてしまいます。

よって、回路を何度も作り変えるような試作の段階では FPGA に直接書き込む方法を用い、ある実際の運用を行う段階に入ってからフラッシュ ROM に書き込むようにしてください。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

３．２　外部の JTAG ケーブルを使用する方法

基板上のコネクタ CN2 の左上部分に JTAG 信号を接続すると、外部の JTAG ケーブルを使用できます。

基板上のシルクを参考にして V,C,I,M,O,G の端子に、フライリードワイヤーの Vref、TCK、TDI、TMS、TDO、GND の線を接続します。接続の方法は写真４のようにします。

この場合、J1 をジャンパしておくと、CN1 の 2 番ピンから電源(1.8V)が供給されます。

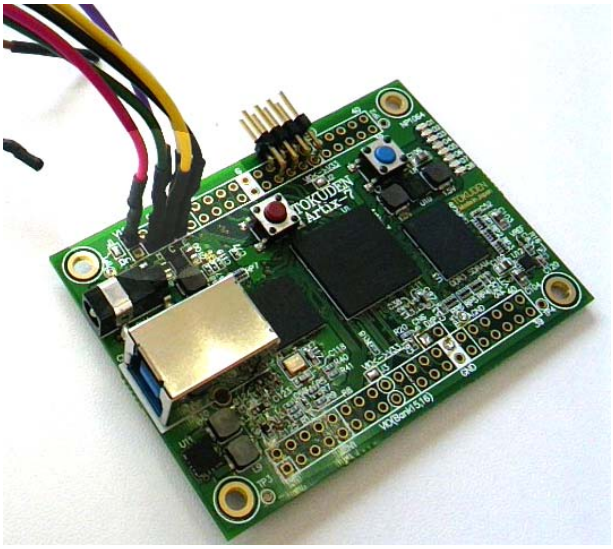


写真５　JTAG 信号の接続

次に MITOUJTAG や iMPACT などのツールを用いて、BitStream ファイル(拡張子は bit)を書き込んでください。

３．３　コンフィギュレーションのリセット

基板上の赤いプッシュスイッチ(SW2)を押すと、FPGA の PROGRAM 端子が L レベルに落とされ、FPGA が再コンフィギュレーションされます。

再コンフィギュレーション中は、すべての I/O がハイインピーダンス状態になります。

もし、SPI ROM 中に何らかのコンフィギュレーション・データが書き込まれている場合は、そのデータが起動します。

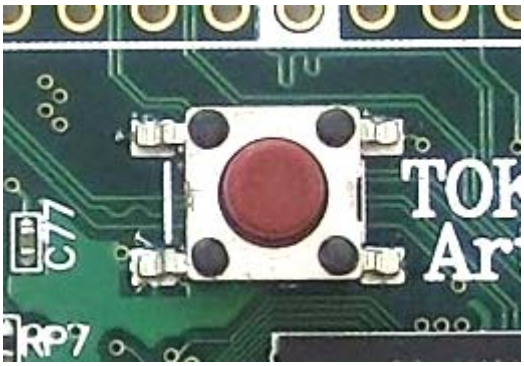


写真６　リセットスイッチ

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第 4 章　DDR3-SDRAM

本製品は、Micron 社製の DDR3 SDRAM を搭載しています。メモリサイズは 2Gbit で、FPGA と接続するデータバス幅は 8bit です。このメモリの動作周波数は最大 666MHz(1333)ですが、FPGA が最高(※-3 グレードを使用した場合)でも 533MHz(1066)までしか動作できないため、最大データレートは 1066 に制限されています。-1,-2 グレードの FPGA の場合は 800 迄となります。

FPGA と DDR3 SDRAM 間の接続を次の表 4 に示します。これらの信号の電気的特性は SSTL-15 規格です。このピン配置は、Artix-7 で実現するソフトコアの MIG から使用することができるようになっています。FPGA はすべて Bank35 に接続されています。

表 4　DDR3 SDRAM と FPGA 間の接続

DDR3 端子名称	FPGA ピン番号	機能	DDR3 端子名称	FPGA ピン番号	機能
A0	C2	アドレスバス	D0	K1	データバス
A1	B1		D1	H5	
A2	C1		D2	J3	
A3	G2		D3	H6	
A4	E3		D4	G3	
A5	A3		D5	G4	
A6	B2		D6	J2	
A7	F1		D7	G6	
A8	A1		DQSp	J4	データストローブ
A9	E2		DQSn	H4	
A10	F4		RAS	H1	SDRAM 動作 制御信号
A11	B6		CAS	D3	
A12	A4		WEN	D4	
A13	D2		CS	G1	
A14	B1		ODT	H2	終端抵抗 ON/OFF
BA0	C4	バンク・ アドレス	DM	K2	データマスク
BA1	B3		CKE	F3	クロックイネーブル
BA2	C5		RESET	E1	
CKp	A6	クロック	VREF	D7	VREF
CKn	A5		VREF	F6	VREF

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第５章　各種コネクタ・I/O の仕様

５．１　コネクタ CN1　（40 ピン拡張コネクタ）

コネクタ CN1 は、ボード下部に設置されたユーザ用の拡張コネクタです。36 本の汎用入出力信号が利用できます。ピン配置は表５のとおりです。

表５　拡張コネクタ CN1 のピン配置

ピン番号	FPGA ピン番号	機能	ピン番号	FPGA ピン番号	機能
1	J18	汎用入出力(B0)	2	F16	汎用入出力(B1)
3	J17	汎用入出力(B2)	4	F15	汎用入出力(B3)
5	G18	汎用入出力(B4)	6	E17	汎用入出力(B5)
7	C17	汎用入出力(B6)	8	D17	汎用入出力(B7)
9	C16	汎用入出力(B8)	10	E18	汎用入出力(B9)
11	D18	汎用入出力(B10)	12	B18	汎用入出力(B11)
13	F18	汎用入出力(B12)	14	A18	汎用入出力(B13)
15	C15	汎用入出力(B14)	16	D15	汎用入出力(B15)
17		I/O 電源(1.5～3.3V)	18		I/O 電源(1.5～3.3V)
19	B17	汎用入出力(B16)	20	B16	汎用入出力(B17)
21	B14	汎用入出力(B18)	22	A16	汎用入出力(B19)
23	A15	汎用入出力(B20)	24	A14	汎用入出力(B21)
25	A13	汎用入出力(B22)	26	B13	汎用入出力(B23)
27		GND	28		GND
29	B12	汎用入出力(B24)	30	C12	汎用入出力(B25)
31	B11	汎用入出力(B26)	32	A11	汎用入出力(B27)
33	A10	汎用入出力(B28)	34	A9	汎用入出力(B29)
35	C9	汎用入出力(B30)	36	B9	汎用入出力(B31)
37	D10	汎用入出力(B32)	38	D9	汎用入出力(B33)
39	A8	汎用入出力(B34)	40	B8	汎用入出力(B35)

これらの信号は FPGA の Bank15 と Bank16 に接続されています。これらのバンクの電源電圧は CN1 の 17 番・18 番ピンを通じてユーザ回路から供給するか、もしくはボード上のジャンパ J3 をショートしてシステムの 3.3V 電源に接続してください。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

５．２　コネクタ CN2　（40 ピン拡張コネクタ）

コネクタ CN2 は、ボード上部に設置されたユーザ用の拡張コネクタです。28 本の汎用入出力信号と、FPGA のコンフィギュレーション関係の信号が出力されています。ピン配置は表６のとおりです。

表６　拡張コネクタ CN2 のピン配置

ピン番号	FPGA ピン番号	機能	ピン番号	FPGA ピン番号	機能
1	P10	DONE	2		1.8V 電源
3	E12	JTAG 信号(TMS)	4	P9	PROGRAM_B
5	E10	JTAG 信号(TCK)	6	E13	JTAG 信号(TDO)
7		GND	8	E11	JTAG 信号(TDI)
9	U8	汎用入出力(A0)	10	V9	汎用入出力(A1)
11	U7	汎用入出力(A2)	12	U9	汎用入出力(A3)
13	V7	汎用入出力(A4)	14	U6	汎用入出力(A5)
15	V5	汎用入出力(A6)	16	V6	汎用入出力(A7)
17	U4	汎用入出力(A8)	18	V4	汎用入出力(A9)
19		GND	20		GND
21	T6	汎用入出力(A10)	22	U3	汎用入出力(A11)
23	R7	汎用入出力(A12)	24	R5	汎用入出力(A13)
25	P4	汎用入出力(A14)	26	P3	汎用入出力(A15)
27	T5	汎用入出力(A16)	28	T4	汎用入出力(A17)
29		3.3V 電源	30		3.3V 電源
31	U2	汎用入出力(A18)	32	V2	汎用入出力(A19)
33	R3	汎用入出力(A20)	34	T3	汎用入出力(A21)
35	P2	汎用入出力(A22)	36	R2	汎用入出力(A23)
37	P5	汎用入出力(A24)	38	N5	汎用入出力(A25)
39	L3	汎用入出力(A26)	40	K3	汎用入出力(A27)

これらの信号は FPGA の Bank34 に接続されています。これらのバンクの電源電圧は CN2 の 29 番・30 番ピンを通じてユーザ回路から供給するか、もしくはボード上のジャンパ J2 をショートしてシステムの 3.3V 電源に接続してください。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

５．３　LED、スイッチ、水晶発振器

これらのオンボード・コンポーネントの接続を次の表７に示します。

表７　各種部品のピン配置

名称	FPGA ピン番号	機能
LED0	V1	H レベルにすると LED0 が点灯します
LED1	U1	H レベルにすると LED1 が点灯します
LED2	T1	H レベルにすると LED2 が点灯します
LED3	R1	H レベルにすると LED3 が点灯します
LED4	N2	H レベルにすると LED4 が点灯します
LED5	N1	H レベルにすると LED5 が点灯します
LED6	M1	H レベルにすると LED6 が点灯します
LED7	L1	H レベルにすると LED7 が点灯します
スイッチ	M2	スイッチ SW1 を押すと、L レベルが入力されます
水晶	C11	50MHz のクロックが入力されます

５．４　コネクタのピン配置

本ボードのコネクタのピン配置を次の図１に示します。

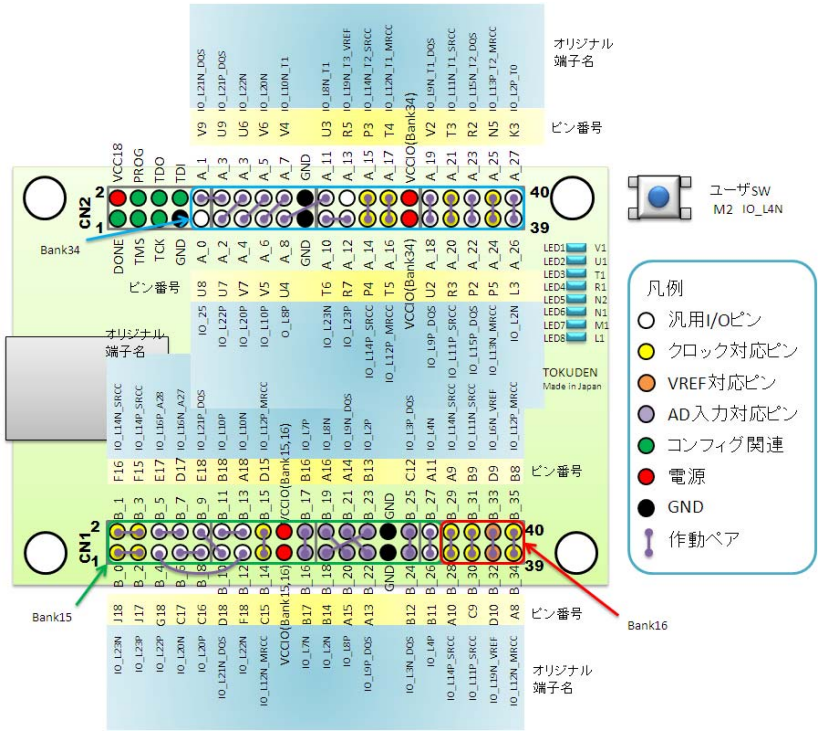


図１　本基板のコネクタピン配置図

©Copyright 2013 特殊電子回路㈱ All rights reserved.

第６章　その他の事項

６．１　電源構成

本ボードの電源系統を図２に示します。

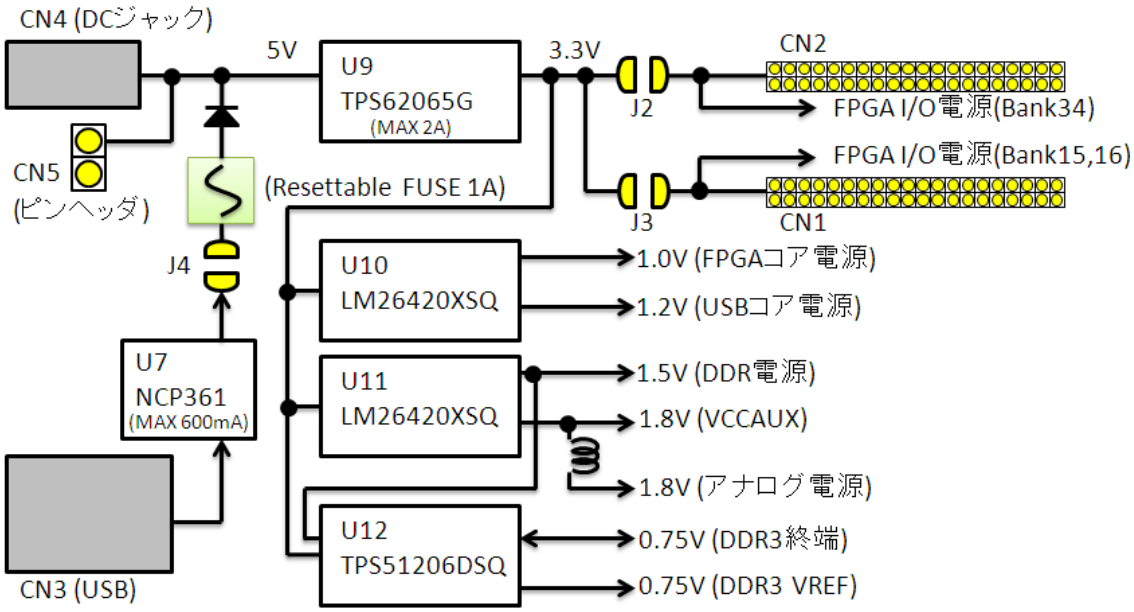


図２　本基板の電源系統図

本ボードは、USB または DC ジャックから 5V の電源を供給して使用します。

USB から DC ジャックへの間にはダイオードが挿入されているため、同時に使用しても逆流しないようになっています。

但し、USB からの電源ラインには過電圧保護 IC（NCP361）が挿入されているため、最大電流は 600mA に制限されます。より大きな電流が必要な場合は DC ジャックか、CN5 のピンヘッダから 5V を供給してください。

また、入力された電源電圧の 5V は、いったん 3.3V に変換された後、スイッチングレギュレータでさまざまな電圧を生成しています。U12 は DDR3 メモリ用のドロッパレギュレータです。

XADC で用いるアナログ電源は 1.8V の汎用電源から LC フィルタを介して生成されています。

©Copyright 2013 特殊電子回路㈱ All rights reserved.

６．２　基板レイアウト

本ボードの外形図とコネクタのレイアウトを図３に示します。

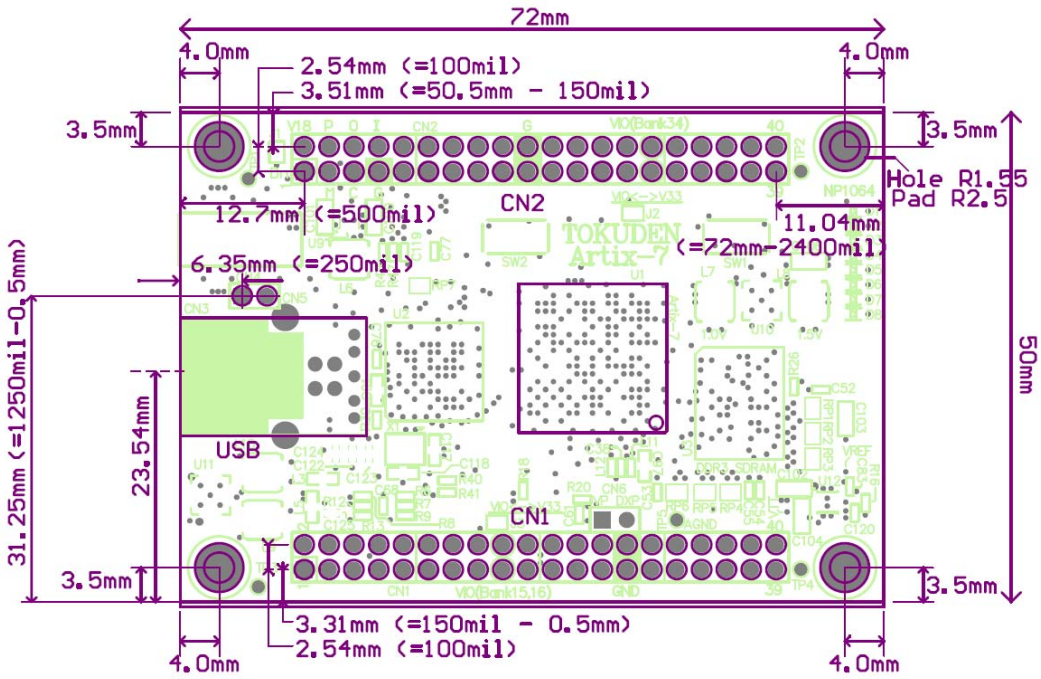


図３　本基板のコネクタレイアウト図

６．３　サポート

本製品の追加資料や参考資料、デバイスドライバやサンプルアプリケーション、IP コアの最新版は下記の URL にアップロードいたします。

http://www.tokudenkairo.co.jp/art7/

６．４　ユーザ登録について

特電 Artix-7 評価ボードのユーザ登録をしていただくと、インストールや操作方法に関するサポートを受けることができます。登録は弊社ホームページ上にて行っています。インターネットで上記の URL にアクセスすると、ユーザ登録ページへの案内がございますので、それにしたがってユーザ登録を行ってください。

『特電 Artix-7 評価ボード』取扱説明書
第一版　平成 25 年 7 月 11 日
特殊電子回路株式会社
©Copyright 2013 特殊電子回路㈱ All rights reserved.　無断転載を禁じます

©Copyright 2013 特殊電子回路㈱ All rights reserved.